

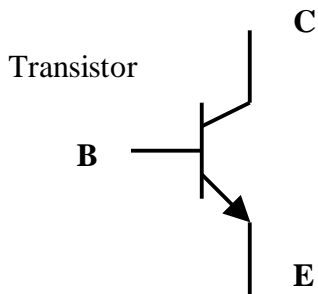
Technologie TTL

(Transistor Transistor Logique)

Apport d'un courant

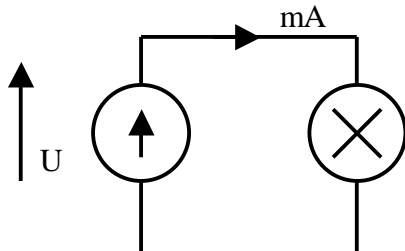
Gourmande en énergie

Rapide



Bipolaire NPN

La position des transistors les uns par rapport aux autres détermine le type de porte



La Sortance :

« Plus je tire du courant plus la tension chute »

Les inscriptions

Série commerciale

74 ...00

Série militaire

54 ...00

↘
Type de circuit

Technologie CMOS

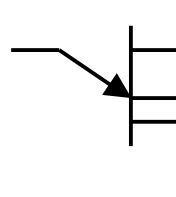
(Utilise des transistor MOS)

Apport d'une tension

Cette technologie consomme peu

et elle est lente

(temps de propagation)



CD....

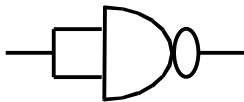
TTL Standard

$V_{cc} = 5 \text{ V} \pm 5 \%$

TTL Militaire

$V_{cc} = 5 \text{ V} \pm 10 \%$

Inverseur



Il faut alimenter les portes V_{cc}

Série L :

Low Power
Faible consommation
Lente

Série S : Schottky

Augmentation de la vitesse
du transfert de charge
-Hyper gourmande
-Super rapide

Série LS :

Low Power Schottky
Entre la série L et la série S

Série ALS :

Advanced LS

L'alimentation par défaut : 5 V

La sortance oscille selon le type

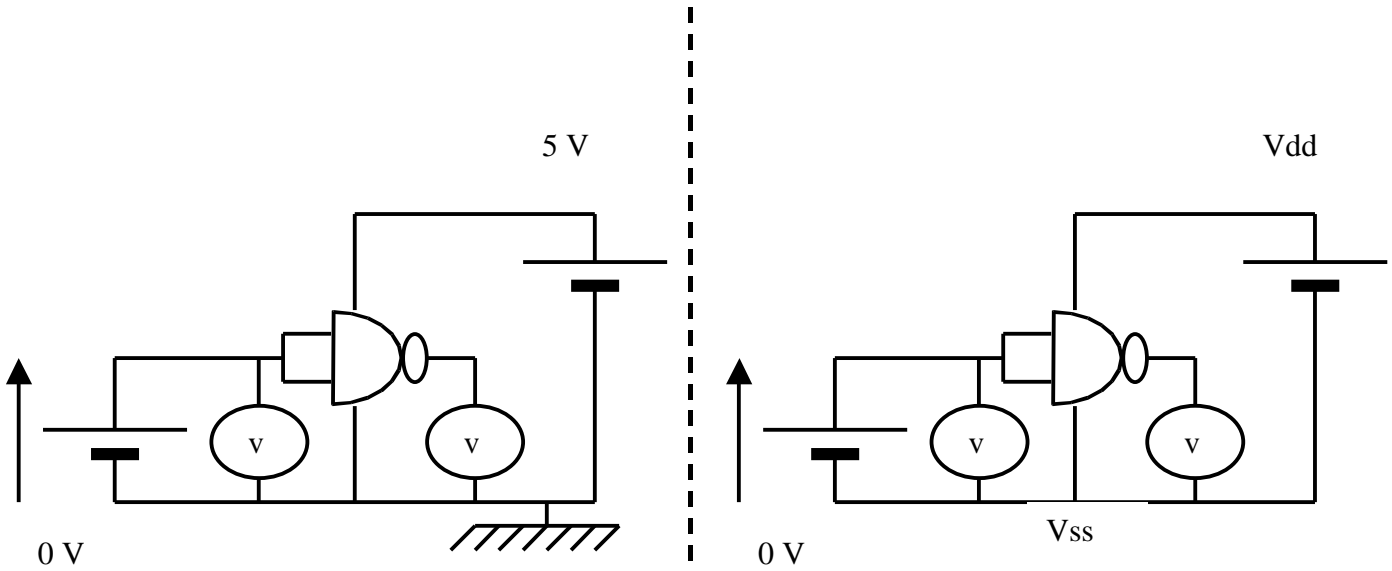
Anomalie

- Charge
- Mauvaise entrée
- Puce défectueuse

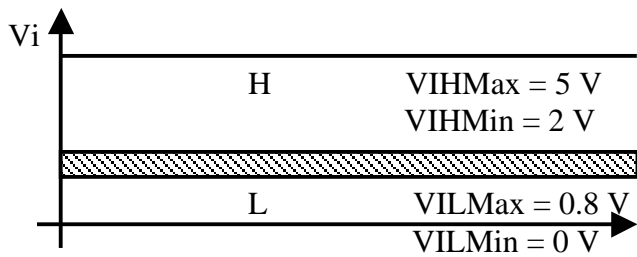
($V_{dd} - V_{ss}$) de 3 V à 18 V

La sortance est en théorie infinie
(C'est à dire que l'on peut mettre
autant de porte, en sortie, que l'on veut , on
limite à 50 en pratique)

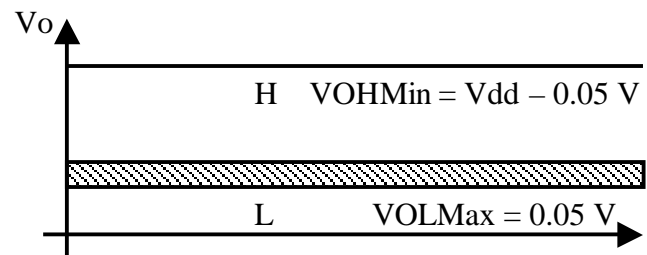
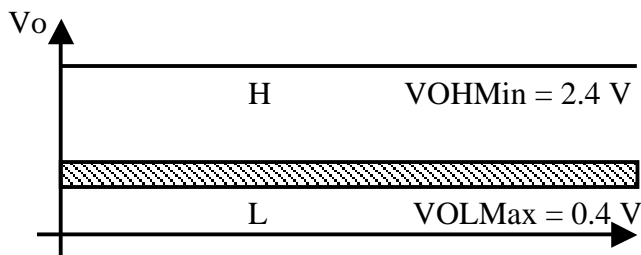
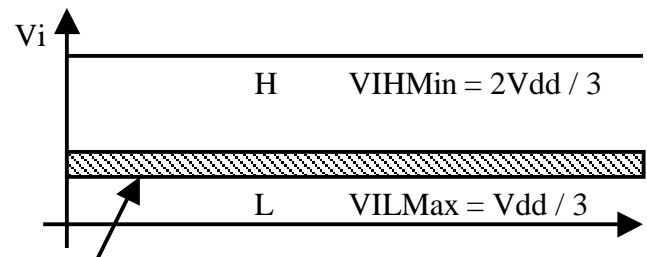
74 HC ... : High Speed CMOS



Les valeurs ci-dessous sont à vide (sans charge en sortie)



Indéterminé



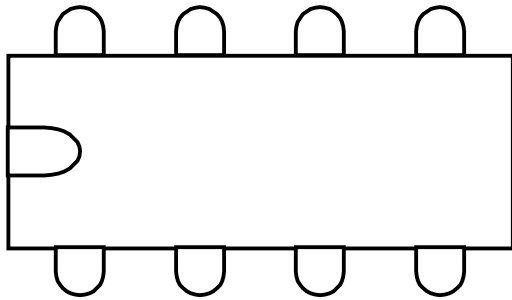
IL NE FAUT PAS MELANGER LES TECHNOLOGIES

TTL → CMOS

CMOS → TTL

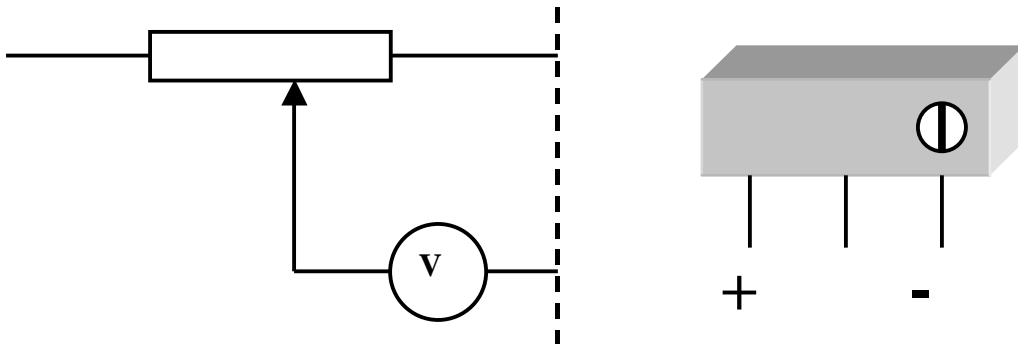
INTERDIT

Utilisation de Plaque µdec ou Labdec pour la réalisation des circuits

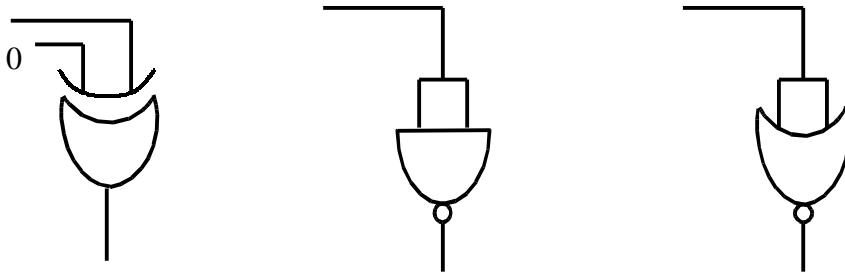


Vue de dessus des CI

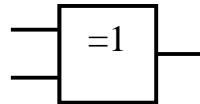
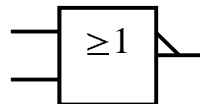
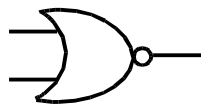
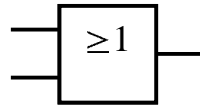
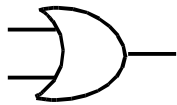
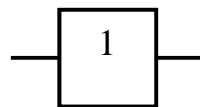
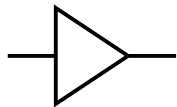
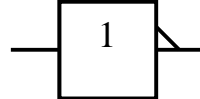
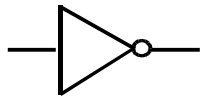
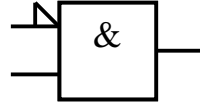
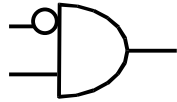
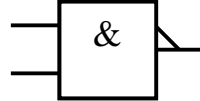
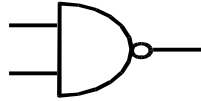
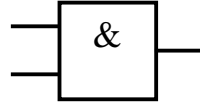
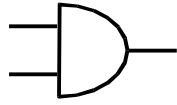
Potentiomètre :



Inverseur :



Equivalences :



\$ _____ → Hexadécima
 % _____ → Binaire

Binaire réfléchi : Code Gray

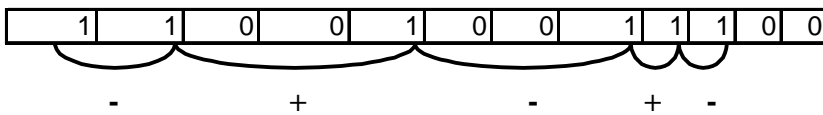
0	0	0	0
0	0	0	1
0	0	1	1
0	0	1	0
0	1	1	0
0	1	1	1
0	1	0	1
0	1	0	0
1	1	0	0
1	1	0	1
1	1	1	1
1	1	1	0
1	0	1	0
1	0	1	1
1	0	0	1
1	0	0	0

2048	1024	512	256	128	64	32	16	8	4	2	1	Binaire naturel
4095	2047	1023	511	255	127	63	31	15	7	3	1	Binaire réfléchi



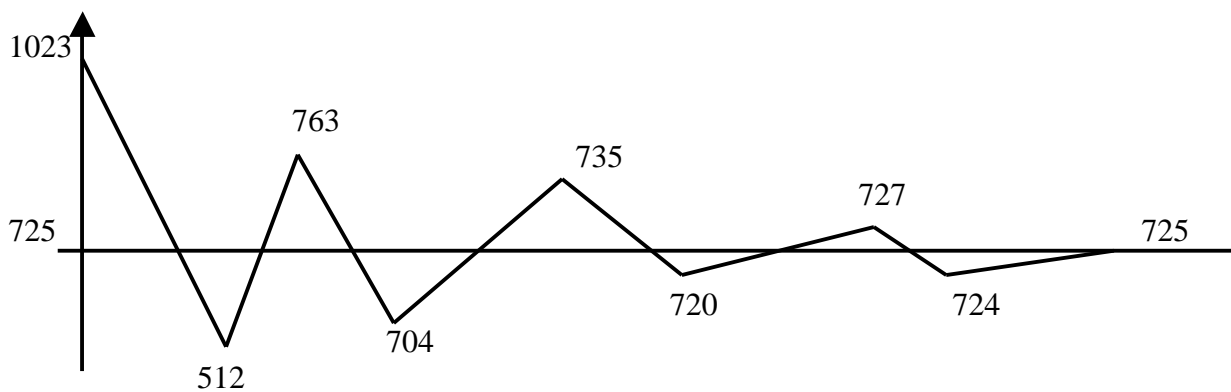
Décodage

On commande par le bit de poids le plus fort par soustraction ensuite par addition et



Codage :

Exemple : 725



XOR :

Un nombre impair de 1 en entrée donne du 1 en sortie

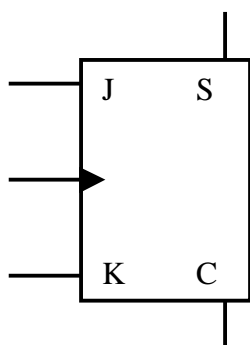
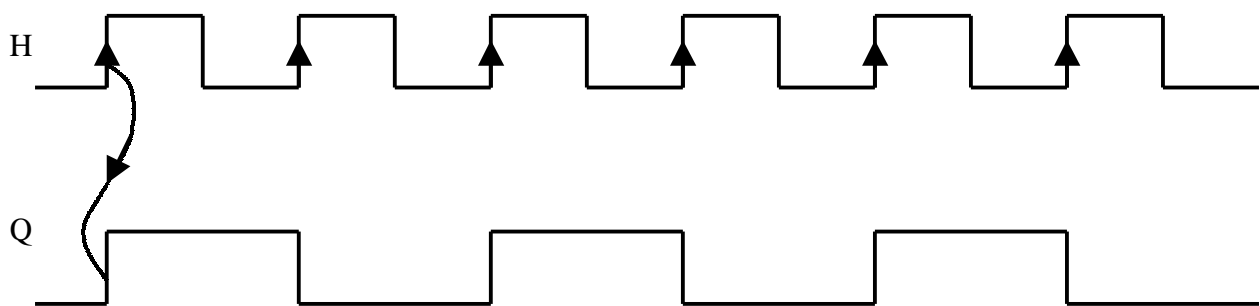
$$\begin{aligned} & \overline{\overline{a}} \overline{\overline{b}} \overline{\overline{c}} + \overline{\overline{a}} \overline{\overline{b}} \overline{\overline{c}} + \overline{\overline{a}} \overline{\overline{b}} \overline{\overline{c}} + \overline{\overline{a}} \overline{\overline{b}} \overline{\overline{c}} \\ & \overline{\overline{a}} (\overline{\overline{b}} \oplus \overline{\overline{c}}) + \overline{\overline{a}} (\overline{\overline{b}} \oplus \overline{\overline{c}}) \\ & \overline{\overline{a}} X + \overline{\overline{a}} \overline{\overline{X}} \\ & a \oplus X \end{aligned}$$

Bascules JK

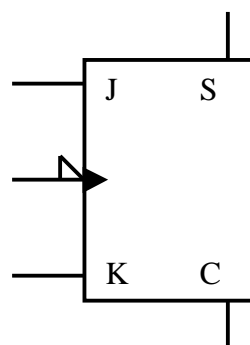
R et S sont prioritaires et asynchrones

J = K = 1 ⇒ Basculement

Chronogramme de H et Q :



Actif sur Front montant



Actif sur Front Descendant

J et K entrées de prépositionnement

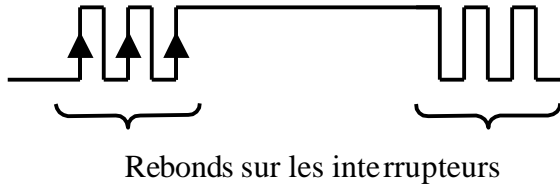
Bascules R S :

Si H = 0 ⇒ bascule transparente, on garde l'état d'avant

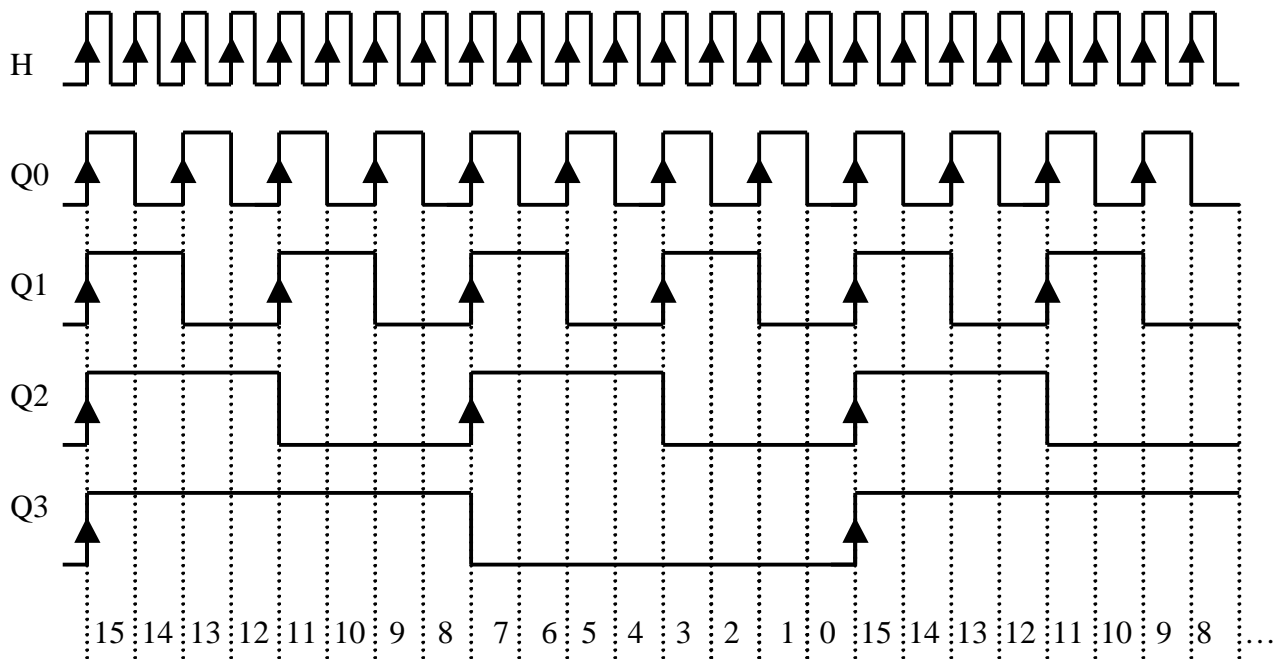
Bascules JK à partir de RS :

Bascule Maître – Esclav

Problème dans le fonctionnement des interrupteurs :



Décompteur :



Qn -> Qn+1	J	K
0 -> 0	0	-
0 -> 1	1	-
1 -> 0	-	1
1 -> 1	-	0